

パワー半導体を用いたキッカー用パルス電源とイグナイトロン代替スイッチの開発

DEVELOPMENT OF PULSE POWER SUPPLY FOR KICKER USING POWER SEMICONDUCTOR AND ALTERNATIVE SWITCH FOR IGNITRON

高柳 智弘[#], 小野 礼人, 植野 智晶, 堀野 光喜, 山本 風海, 金正 倫計

Tomohiro Takayanagi[#], Ayato Ono, Tomoaki Ueno, Koki Horino, Kazami Yamamoto, Michikazu Kinsho
J-PARC/JAEA

Abstract

We are developing alternative semiconductor switches that enable more stable operation in discharge-type thyatron and ignitron used as high-power high-speed operation switches. In the thyatron used for kicker power supply, the switch is constructed with the LTD circuit using SiC-MOSFETs, and a capacitor replacing the PFN circuit is mounted on the LTD circuit to combine the functions of the switch and the power supply. A radiation symmetric module substrate with 800 V/2 kA output was developed as a pulse power supply. In addition, the power transmission structure between module substrates stacked for high voltage output is a coaxial ring type, thereby achieving a further reduction in inductance. We report the results of evaluating the rise of 250 ns or less required for the J-PARC RCS kicker system and the flat top 1.0 μ s or more with a pulse output of 20 kV / 2 kA (final specification is 40 kV / 2 kA), and also report the results of evaluating the effect of the coaxial ring transmission circuit. Ignitron is used as a clover switch for high power klystrons, but it is urgently needed to develop alternative semiconductor switches because it uses mercury, which is limited in its use worldwide. The J-PARC LINAC clover switch for klystrons requires an operating output of 50 μ s at 120 kV/40 kA. We fabricated 3 kV/40 kA oval type module substrate using MOS gate thyristor. Report on preliminary test results.

1. はじめに

大電力高速動作スイッチとして使用される放電型のサイトロロンやイグナイトロンにおいて、より安定した動作を可能とするパワー半導体を用いた代替用スイッチとパルス電源の開発を進めている。J-PARC 3-GeV シンクロトロン加速器 (Rapid-Cycling Synchrotron) [1] のキッカー電源 [2] で使用しているサイトロロンは、次世代半導体の一つである SiC-MOSFET を用いた LTD 方式 [3] の回路基板にて代替用半導体スイッチを構築し、更に、エネルギー蓄積とパルス形成の PFN 回路に代わるコンデンサーをその LTD 回路に搭載したパルス電源を構築する。15 並列回路で 800 V/2 kA の出力を可能とする放射対称型モジュール基板を開発した [4]。また、高電圧出力用に積み重ねたモジュール基板間の電力伝送構造を同軸リング型とすることで、更なる低インダクタンス化を実現した。主回路基板を 26 枚積み重ね、RCS キッカーシステムに必要な立ち上がり時間が 250 ns 以下、フラットトップ時間が 1.2 μ s 以上を、20 kV/1 kA (最終仕様は 40 kV/2 kA) のパルス出力で評価した結果を、同軸リング型伝送回路の効果と合わせて報告する。

イグナイトロンは、J-PARC では LIANC の加速用高周波源の大電力クライストロン用クローバー装置 [5, 6] に使用されている。しかし、世界的に使用が制限される水銀を用いている為、代替用半導体スイッチの開発が急務である。LINAC のクライストロン用クローバー装置においては、120 kV/40 kA を 50 μ s の動作出力が必要である。MOS ゲートサイリスタを用いて 3 kV/40 kA のオーバル型モジュール基板を試作した。予備試験結果について報告する。

2. キッカー用半導体スイッチ電源

2.1 RCS キッカーシステム

J-PARC RCS のキッカーシステムの電源は、エネルギーの蓄積及びパルス波形の形成用として同軸ケーブルを利用した PFN 回路と、充電した電荷の放電用として大電力パルス出力の高速動作が可能なサイトロロンスイッチ、そして、反射波を吸収する回路のエンドクリップを主要回路として構成されている。電源は双子構造で、80 kV/4 kA のパルス幅 1.2 μ s の矩形波を 25 Hz で繰り返し出力する。サイトロロンは、e2V 製の CX1193C を採用している。RCS キッカー電源の出力電流波形の測定結果を Fig. 1 に示す。充電電圧 60 kV、出力電流波形は、2本が並列で接続された 20 Ω 同軸ケーブルの 1 回路分 (1.5 kA) を示す。サイトロロンを使用したパルス波形は、立ち上がり 50 ns、フラットトップ 1.2 μ s である。

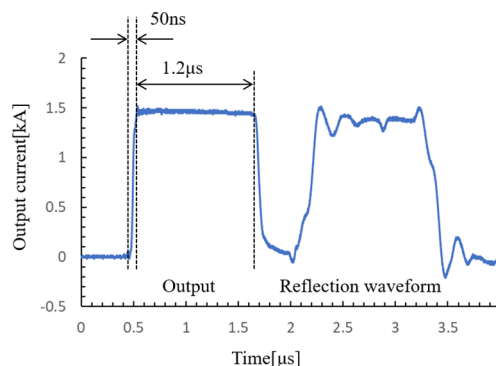


Figure 1: Output current waveform of the RCS kicker supply. This waveform shows a half circuit.

[#] tomohiro.takayanagi@j-parc.jp

2.2 LTD 回路

パワー半導体と誘導電圧重畳回路を組み合わせた LTD(Linear Transformer Drivers)方式を採用し、キッカー用半導体スイッチ電源を構築する。パワー半導体には、次世代半導体の一つである SiC-MOSFET を採用した。素子は、ROHM 製の SCT303KL を選択し、パルス出力は 1200 V/180 A の仕様で設計した。キッカー用 LTD

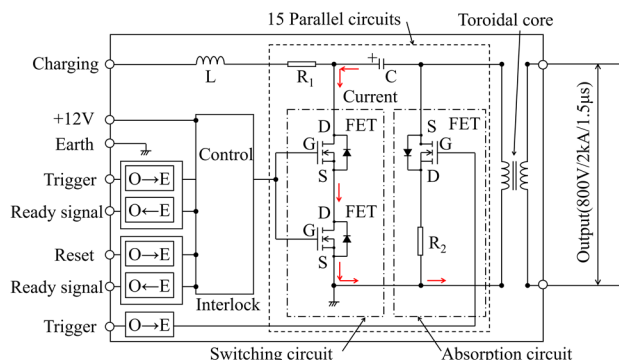


Figure 2: LTD circuit for RCS kicker power supply.

回路(以下、K-LTD 回路と呼ぶ)は、サイラトロンスイッチ、PFN、エンドクリップを 1 モジュールで実装する。また K-LTD 回路は、充電電圧 800 V、出力電流 2 kA を出力する主回路基板と、パルス波形のフラットトップが Droop で減少した部分を補う充電電圧 40 V、出力電流 2 kA の補正回路基板の 2 種類を製作した。主回路基板には、エンドクリップの機能を備えた反射波の吸収回路を設けている。パルス出力後、反射波が戻ってきたタイミングで半導体スイッチを ON にし吸収抵抗でダンプする。最終仕様は、主回路基板を 50 段として 40 kV/ 2kV を出力する。従って、吸収回路のインピーダンスは、50 枚の直列接続で、実機の出力用同軸ケーブルのインピーダンス 10 Ω(20 Ω を 2 並列で使用)と吸収回路のインピーダンスが合致する。主回路基板のブロックダイアグラムを Fig. 2 に、基板回路の写真を Fig. 3 に示す。

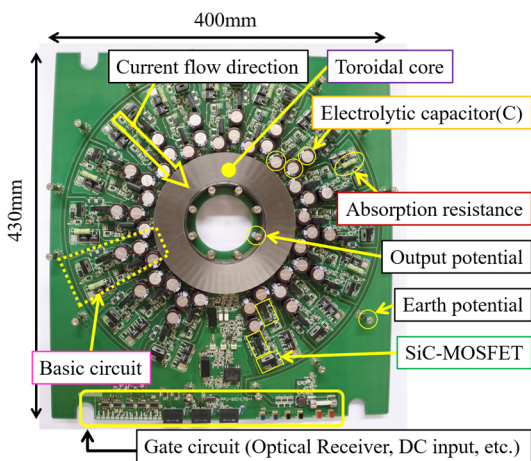


Figure 3: Picture of main circuit board of K-LTD.

2.3 低インダクタンス回路構造の検討

SiC-MOSFET を採用することで、従来の Si 製パワー半導体と比較して、高耐圧、低損失、且つ、高周波動作に優れた半導体スイッチの製作が可能となった。K-LTD 回路は、SiC-MOSFET の特性を生かし、これまでの Si 製 IGBT では不可能な 200 ns での立ち上がり時間を実現した。サイラトロンスイッチを使用した現在の RCS キッカー電源の数 10 ns オーダの高速特性には追いつかないが、RCS の加速ビームは約 0.3 μs で周回するため、より高速な立ち上がり時間が望ましい。しかし、現状の SiC-MOSFET では特性上限界であり、そこで、回路インダクタンスの抑制により改善効果を期待する。電流経路の低インダクタンス化構造について検討する。

LTD 回路は、積み重ねた段数に比例して出力電圧を高くすることができる。出力電流は、積み重ねた基板の上下で各々対応する並列回路同士を接続した回路を伝搬する。この部分を電流路と呼び、従来の LTD 回路基板の電流路はスペーサーを用いた支柱型である。

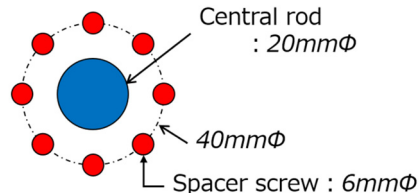
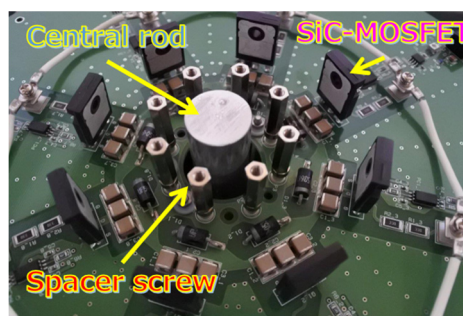


Figure 4: Picture of the column-type path.

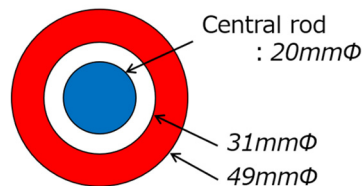
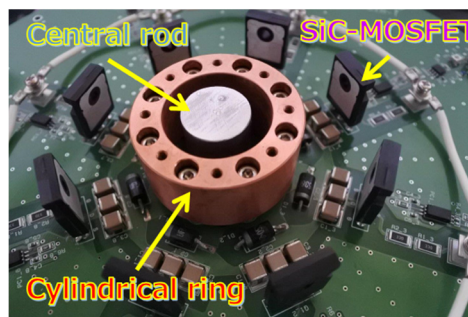


Figure 5: Picture of the coaxial-type path.

この電流路の構造を、低インダクタンス化の効果が期待できる同軸リング型への変更を検討する。従来の支柱型と同軸リング型のインダクタンスを比較する試験基板を製作した。Figure 4 と 5 に、基板写真と回路構造図を示す。支柱型は、並列回路毎に電流路を取り合い、同軸リング型は、基板毎に電流路が一括にまとまる構造となる。

各構造について、電流回路の蓄積エネルギー (stored energy) とインダクタンスを、OPERA-2D の静磁場解析 (static magnetic field) を用いて計算した。インダクタンスは、一般的な計算式との比較も行う。Equation (1)-(3) にそれぞれのインダクタンス計算式を、Table 1 に計算結果を示す。試験基板の電流値は、1 枚当たり 400 A である。同軸リング型のインダクタンスは、計算式で約 23 %、stored energy の評価では約 7% 減少した。また、OPERA-2D で解析した Vector potential [Wb/m] の contour map を Fig. 6 と 7 に示す。同軸リング型は、インダクタンスに影響する漏洩磁場が少ない。

$$L = \frac{\mu_0}{2\pi} \ln \frac{b}{a} [H/m] \quad (1)$$

$$L = \frac{\Phi}{I} [H/m] \quad (2)$$

$$L = \frac{2W_e}{I^2} [H/m] \quad (3)$$

Table 1: Calculated Inductance

Path type	(1)	(2)	(3)
Column	-	113.3nH/m	188.7nH/m
Coaxial	87.7nH/m	87.5nH/m	175.4nH/m

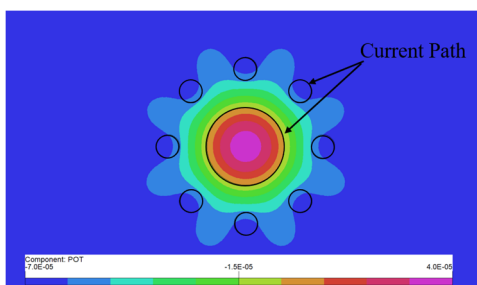


Figure 6: Picture of the column-type path.

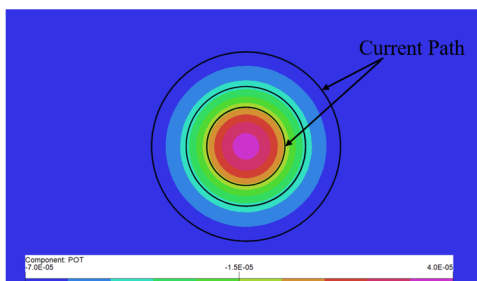


Figure 7: Picture of the coaxial-type path.

次に、電流経路の構造に依存した低インダクタンス化効果の評価を行う。回路上の FET スイッチをバイパスし、且つ、抵抗になるダイオードを取り外す。回路はギャップスイッチで切り替え、回路素子のインピーダンスの影響を除く。試験回路のブロック図を Fig. 8 に、ギャップスイッチの写真を Fig. 9 に示す。ギャップスイッチを用いた出力電流波形の測定結果を Fig. 10 に示す。2 つの回路の充電電圧は共に 40 V である。出力電流値は、支柱型が 264 A で波形時間は 517 ns、同軸型は 320 A で波形時間は 496 ns となる。電流値は同軸型が 17.5 % 増加した。計算と解析と比較して傾向は一致したが絶対値が異なった。この違いについては、表皮効果を含めた動磁場解析により再評価を行う

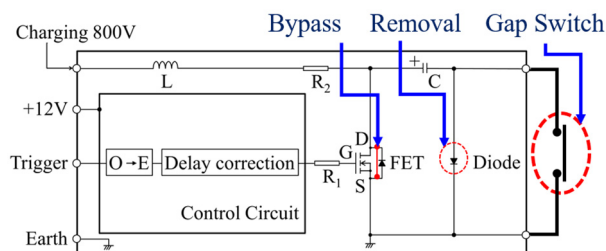


Figure 8: Block diagram of the gap switch circuit.

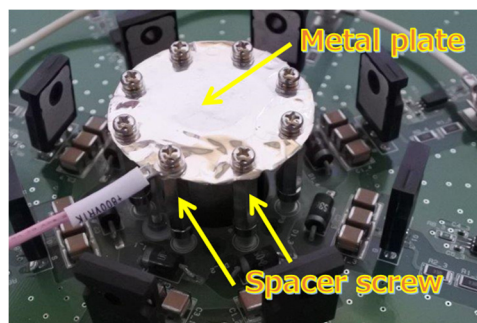


Figure 9: Picture of the gap switch test.

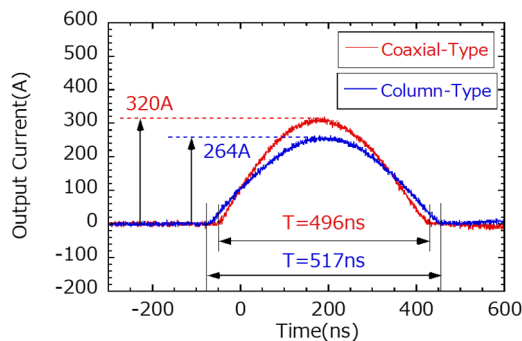


Figure 10: Measurement results of output current waveform using gap switch.

2.4 出力電流波形の測定

K-LTD 回路の主回路基板と補正回路基板の電流経路を同軸リング型に変更し出力試験を行った。Figure 11 に主回路基板と補正回路基板の写真を示す。主回路基

板を 26 枚、補正回路基板を 14 枚使用し、模擬負荷には $10\ \Omega$ ($40\ \Omega$ の抵抗を 4 並列) の抵抗を用いた。Figure 12 に出力電圧 20kV の測定波形を示す。

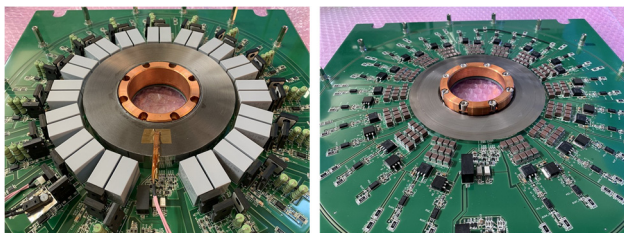


Figure 11: Left is main circuit and right is correction circuit.

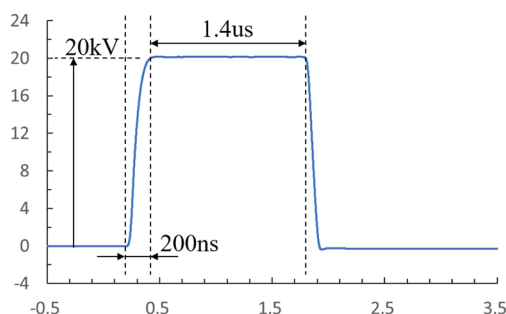


Figure 12: Measurement waveform of the output voltage.

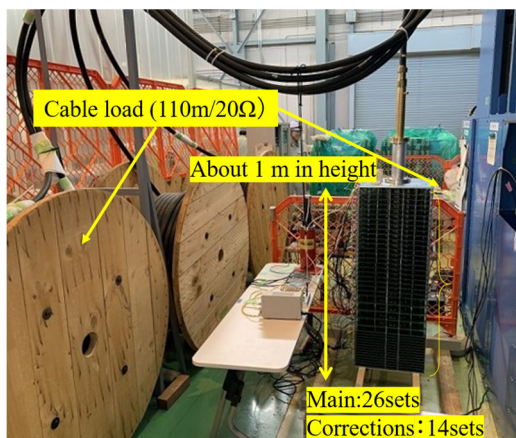


Figure 13: Picture of the test using coaxial cable.

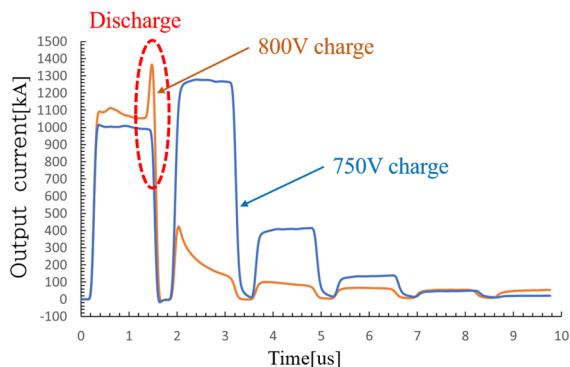


Figure 14: Measurement result of current waveform at discharge.

フラットトップ 1.4 μs で立上り時間 200 ns を実現した。

次に、負荷を実機で使用している同軸ケーブルに変更した。試験時の写真を Fig. 13 に示す。この時、19.5 kV までは出力を確認できたが、800 V 充電の 20.8 kV 時に放電音が確認された。Figure 14 に放電時の波形を示す。調査したが放電痕や損傷跡が無く、放電箇所やその原因は特定できていない。導体間中のコロナ放電やリセット電流用シリコンケーブル (20 kV 仕様) に問題があった可能性も否定できない。今後も継続して調査を行う。

3. イグナイトロン代替半導体スイッチ

3.1 クローバー装置

LINAC クライストロン電源の短絡保護用クローバー装置で使用するイグナイトロンの代替用半導体スイッチを開発する。イグナイトロンスイッチは、水銀蒸気の整流作用によりピーク電流の耐量が大いのが特徴である。しかし、世界的に水銀の使用が制限され、近い将来には生産中止が見込まれている。安定した運用を維持するためには予備品の確保が必要であり、代替スイッチの開発が急務になる。

3.2 クローバー電流の測定

代替用半導体スイッチの仕様を確認する為、実機のクローバー電流を測定した。測定結果を Fig. 15 に示す。110 kV 充電で 30 kA のクローバー電流を測定した。イグナイトロンスイッチは、NATIONAL ELECTRONICS 製の NL7703EHV を 5 直列で使用している。なお、クライストロンの回路図など詳細については、小野礼人氏発表の WEPH038 を参照する。

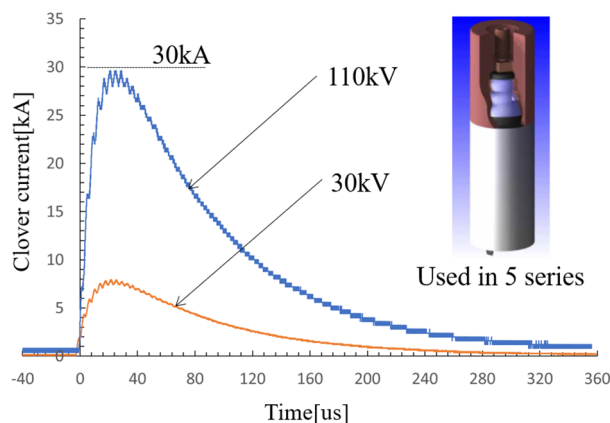


Figure 15: Measurement result of clover current.

3.3 代替用半導体スイッチ

IXYS 製の MOS ゲートサイリスタを採用し、ダイレクト (マトリクス) 方式で構築した。1 アーム当たり MOS ゲートサイリスタを 3 直列にし、これを一枚の基板にオーバル型の 16 並列で配置した。これにより、1 モジュール当たり、3 kV、40 kA を出力する。設計では、本モジュールを 40 枚積み重ね、120 kV/40 kA の出力とする。モジュールの基板のブロックダイアグラムを Fig. 16 に、試作した回路基板の写真を Fig. 17 に示す。

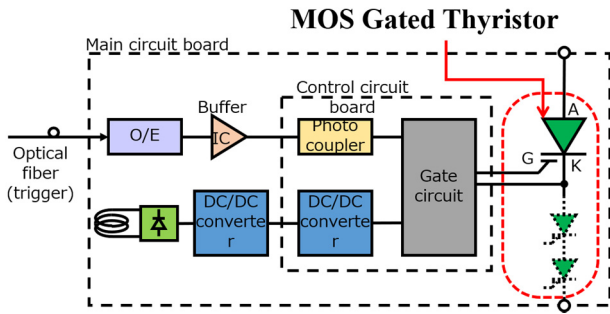


Figure 16: Block diagram of ignitron alternative semiconductor switch.

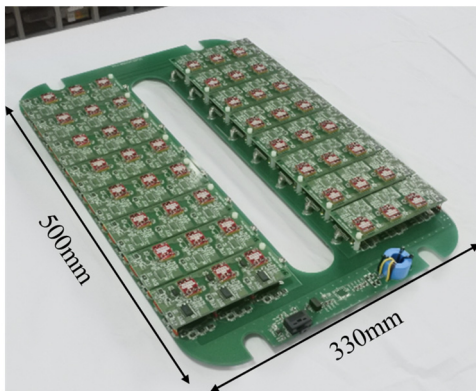


Figure 17: Picture of prototype board of ignitron alternative semiconductor switch.

3.4 試験結果

大電流放電試験用アルミ電解コンデンサーの模擬負荷を用いて出力試験を行った。試験結果を Fig. 18 に示す。試験では出力電流が 40 kA、半値全幅時間が 84.2 μ s であった。実測波形では、30 kA、70 μ s であったため、ジュール積分値の I^2t の比較にて、試験結果 > 実測結果を確認した。また、出力動作時のパワー半導体の温度上昇 Δt は 1 \square 以下となり、パワー半導体の耐量においても問題が無いことを確認した。

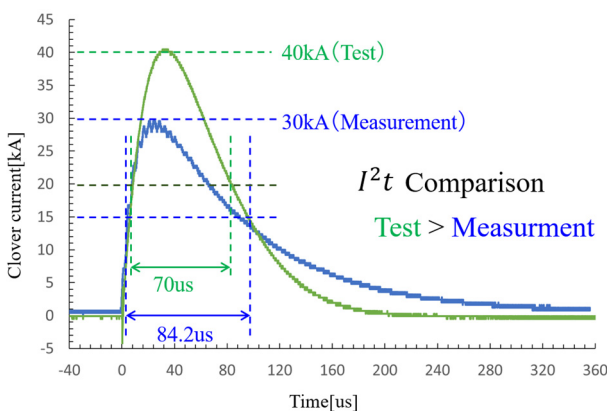


Figure 18: Measurement result of clover current test.

4. まとめ

K-LTD回路の開発は2017年にスタートし、当初は3.8 kVの出力だった。翌年の2018年は10 kVを出力し、3年目の2019年は、定格の2分の1モデルに相当する20 kV/1 kAの出力を実現した。実機と同軸ケーブルを用いた負荷試験で生じた放電については、リセット電流ケーブルの取り合い、内導体と外導体の構造見直しを行い、原因と思われるコロナ放電を抑制する構造を検討する。本問題を解決し、定格40 kVの出力試験を早々に達成したい。また、40 kVは50枚の主回路基板を用いるため、定格の確認に続き、本基板を2組に分け、20 kV出力の電源2台体制を構築する。本構造は、実機の子型電源を再現することになる。キッカー電磁石の予備機を使用した磁場測定も行う。

イグナイトロン代替用半導体スイッチの開発をスタートした。試作した3 kV、40 kA、50 μ sのモジュール基板の予備試験では良好な結果が得られた。今後は、耐電圧試験及び110 kVの高電圧印加基板への制御電圧の供給方法の検討を進める。更に、短絡電流の検知からスイッチ動作までの反応速度の検証と確認を行う。また、モジュール基板は、実機の油中タイプではなく、気中タイプにて設計を進めて行く。

謝辞

2.3章「低インダクタンス回路構造の検討」は、JSPS 科研費 JP17K06334 の助成を受けたものである。パワー半導体を用いたスイッチ及びパルス電源の開発と試験に協力頂いた株式会社パルスパワー技術研究所の皆様へ深く感謝する。クローバー電流の測定やイグナイトロン代替スイッチの開発に協力頂いたJ-PARCの篠崎信一氏、不破康裕氏、リニアック RF グループの皆様へ深く感謝する。本研究の遂行にあたり有益なご議論ご助言を頂いた入江吉郎氏に深く感謝する。

参考文献

- [1] K. Hasegawa *et al.*, “J-PARC 加速器の現状”, in these proceedings, FSPI001.
- [2] J. Kamiya *et al.*, “THE EXTRACTION KICKER SYSTEM OF THE RCS IN J-PARC”, Proceedings of 2005 PAC, Knoxville, Tennessee, pp1009-1011.
- [3] W. Jiang *et al.*, “Pulsed Power Generation by Solid-State LTD”, IEEE Transactions on Plasma Science, Vol.42, No.11, Nov. 2014m pp.3603-3608.
- [4] T. Takayanagi *et al.*, “SiC-MOSFET を用いた半導体スイッチ電源の開発”, Proceedings of PASJ2018, FROM07.
- [5] M. Kawamura *et al.*, “U H F クライストロン電源の大電力試験”, Proceedings of the 18th Linear Accelerator Meeting in Japan, Tsukuba, 21-23 July 1993, pp202-205.
- [6] M. Kawamura *et al.*, “J-PARC リニアック用クライストロン電源システムの現状 2013”, Proceedings of PASJ2013, SAP061.