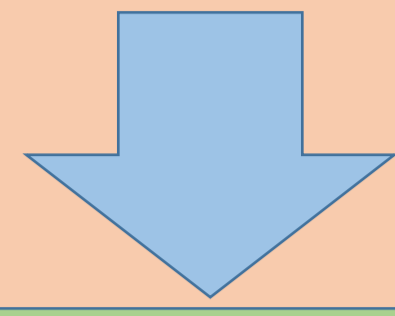


# 【論文名】CMOSインバータにおけるバイアスと貫通電流に関する研究

## 【著者名】佐藤祥太 豊田計時(一関高専)

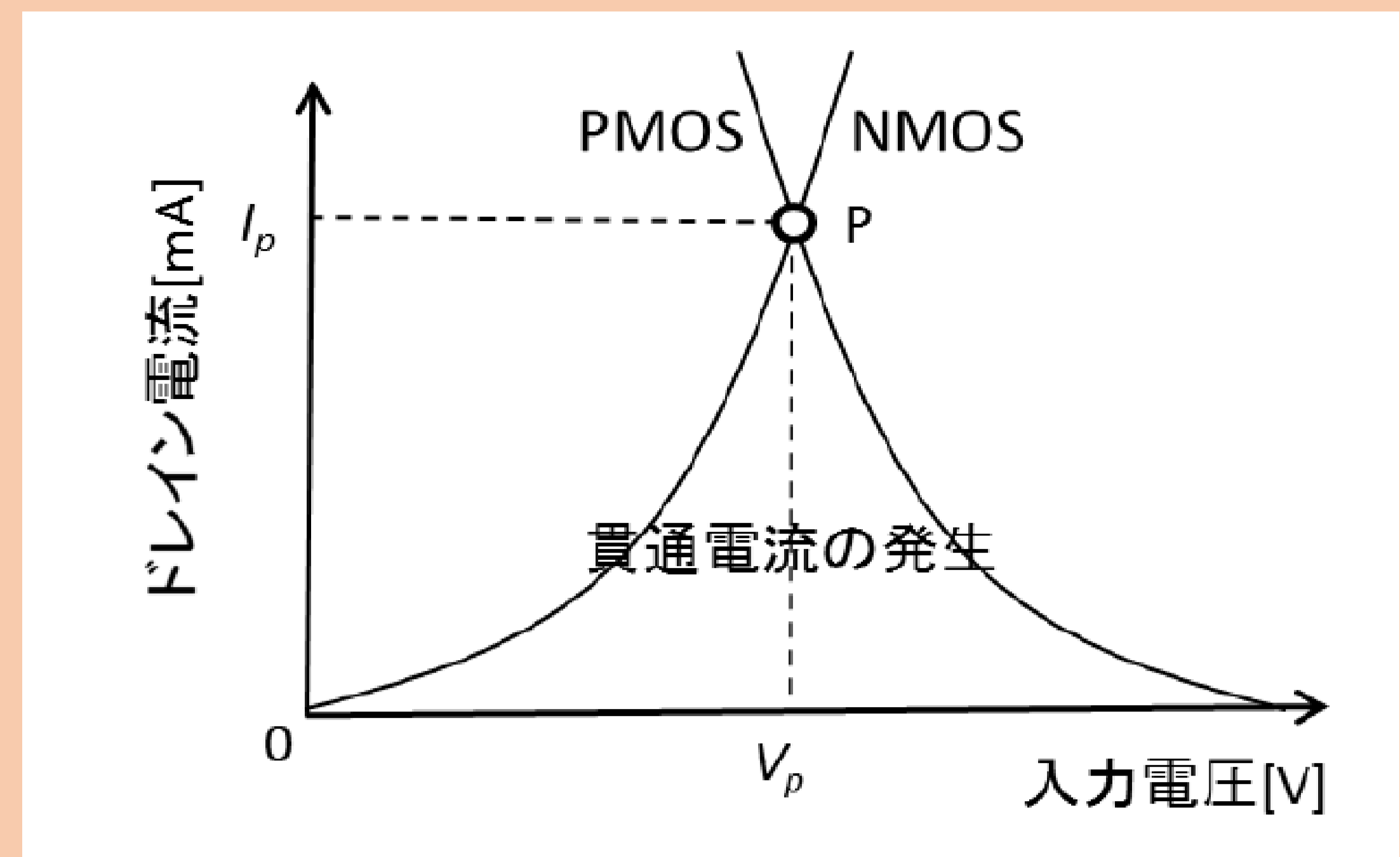
### 【研究の目的】

CMOSインバータの消費電力の要因として最も大きな割合を占めるのは貫通電流

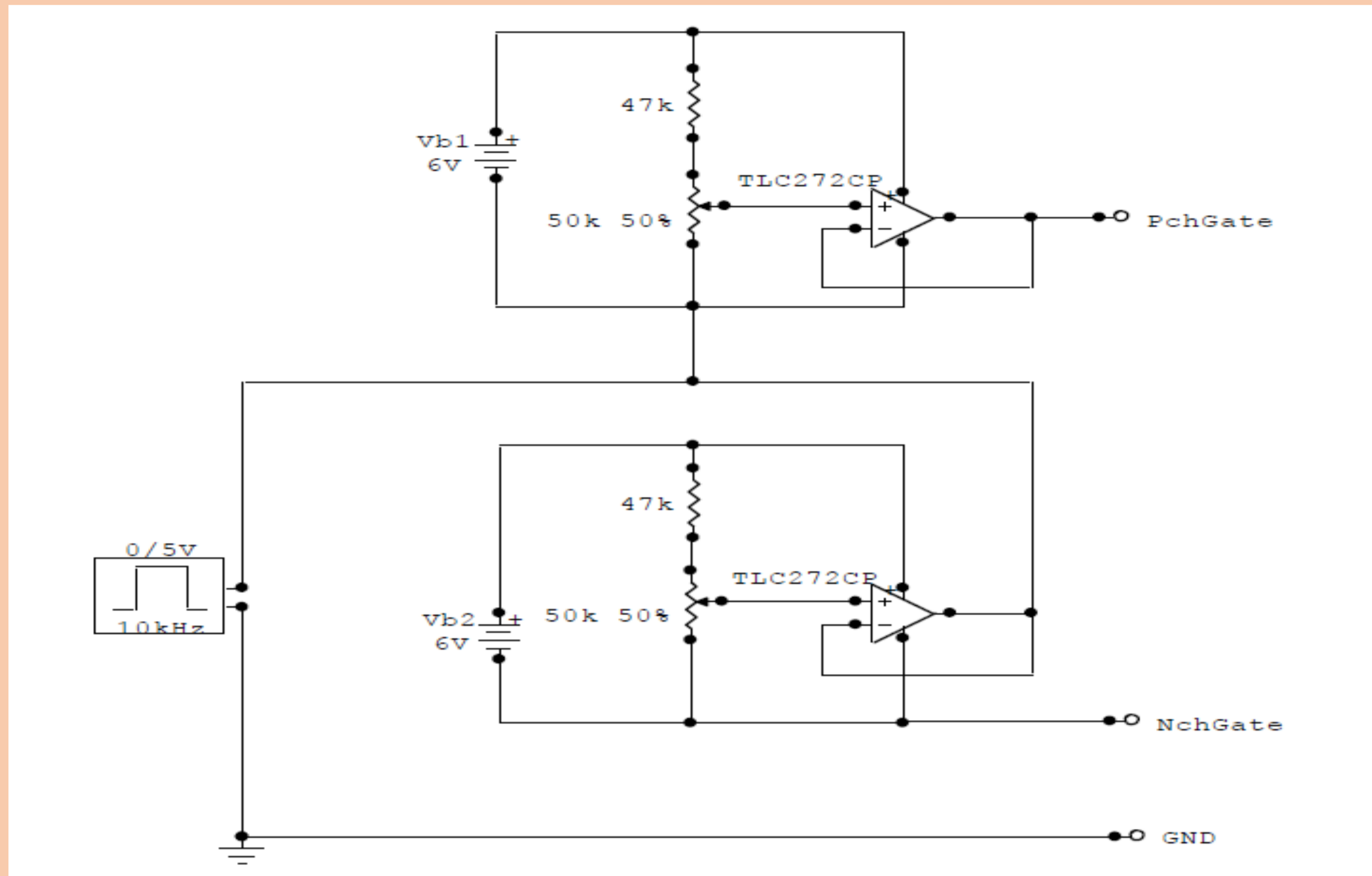


貫通電流を低減し、CMOS構造を利用している電子回路の消費電力を小さくする

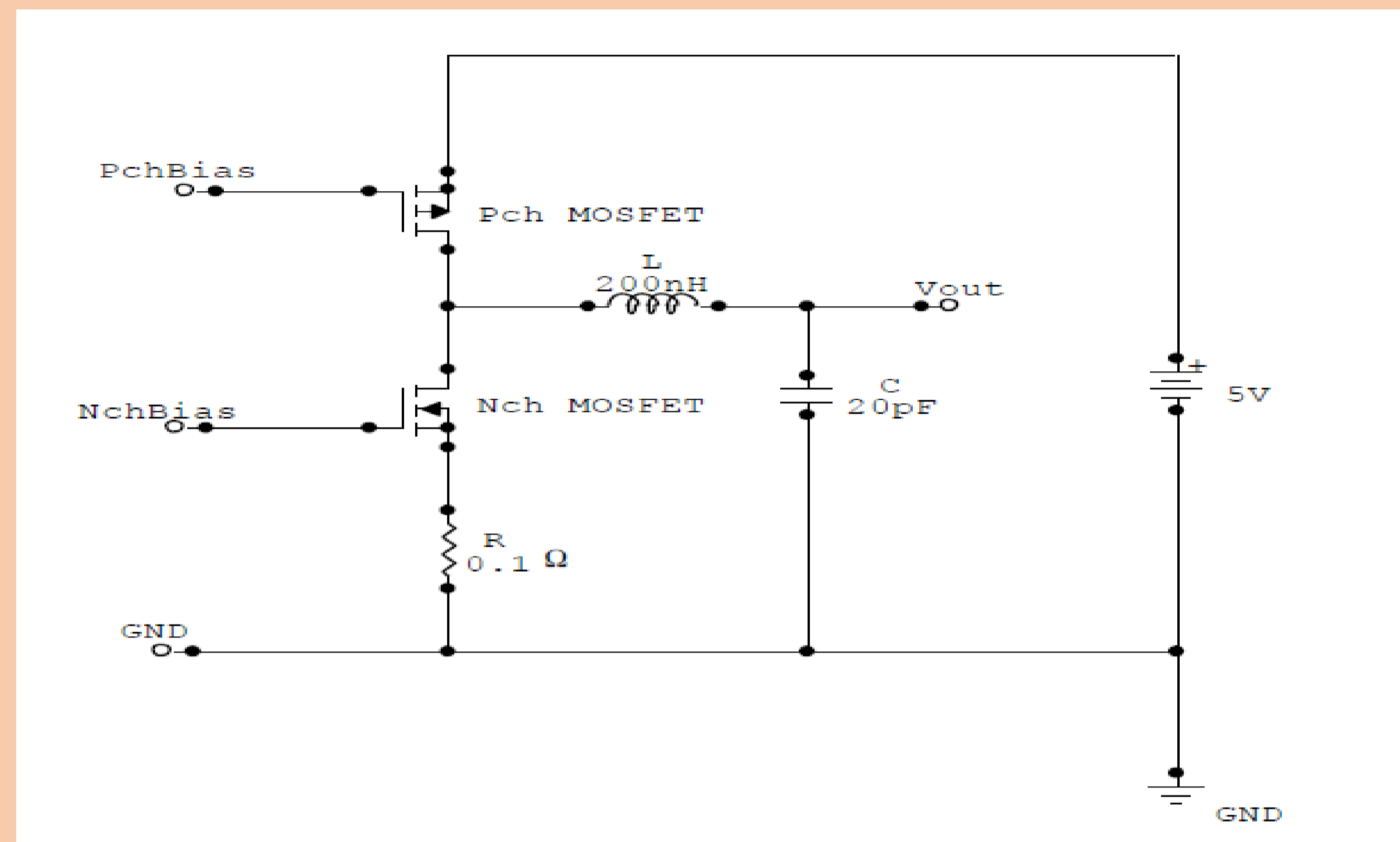
### 【貫通電流の発生原理】



### 【バイアス回路】

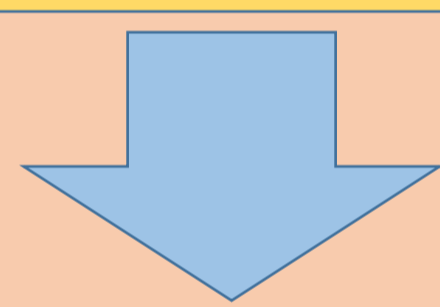


### 【インバータ回路】



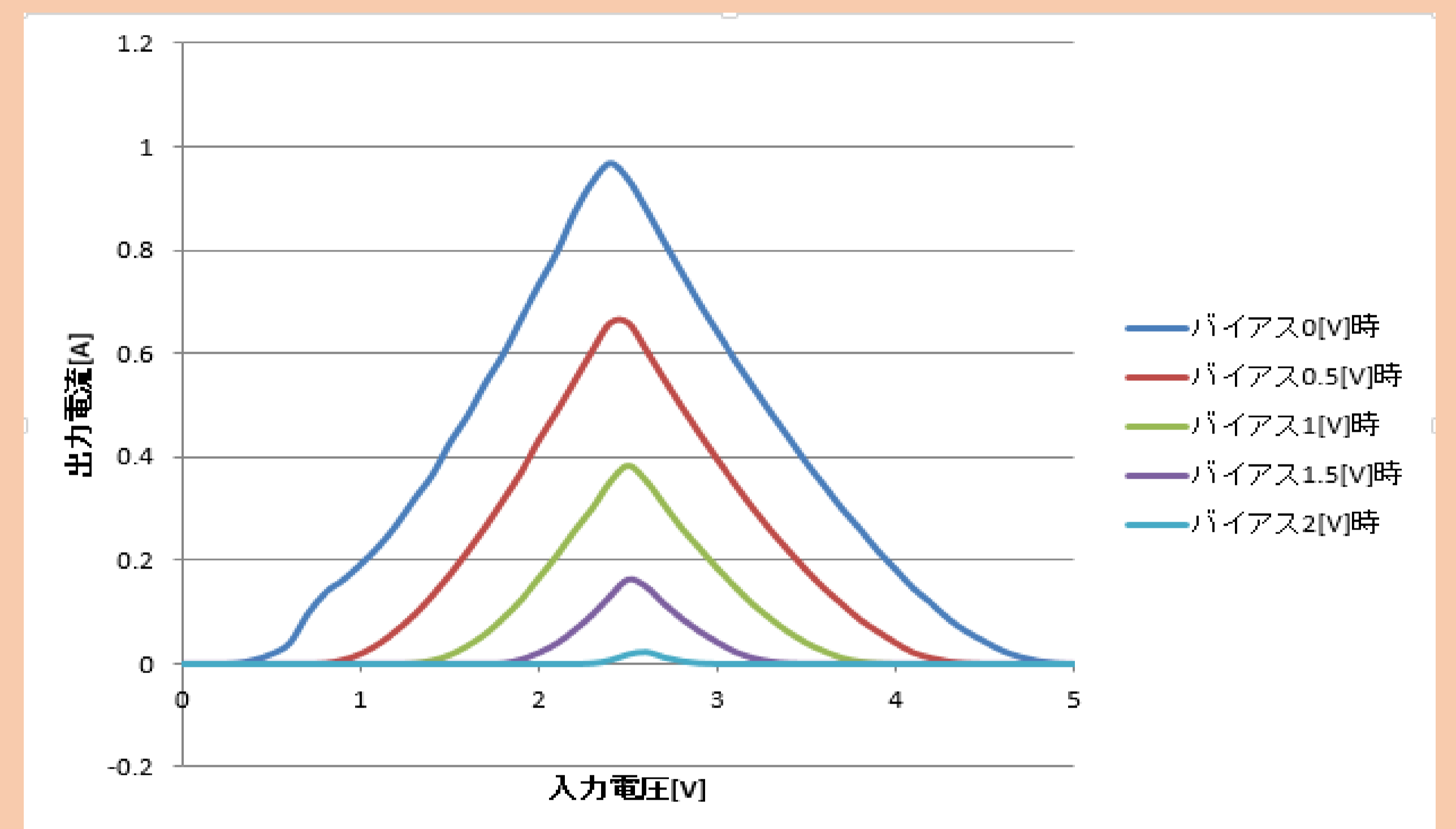
### 【貫通電流測定】

回路にバイアス電圧を印加  
CMOSインバータの出力の変化を測定



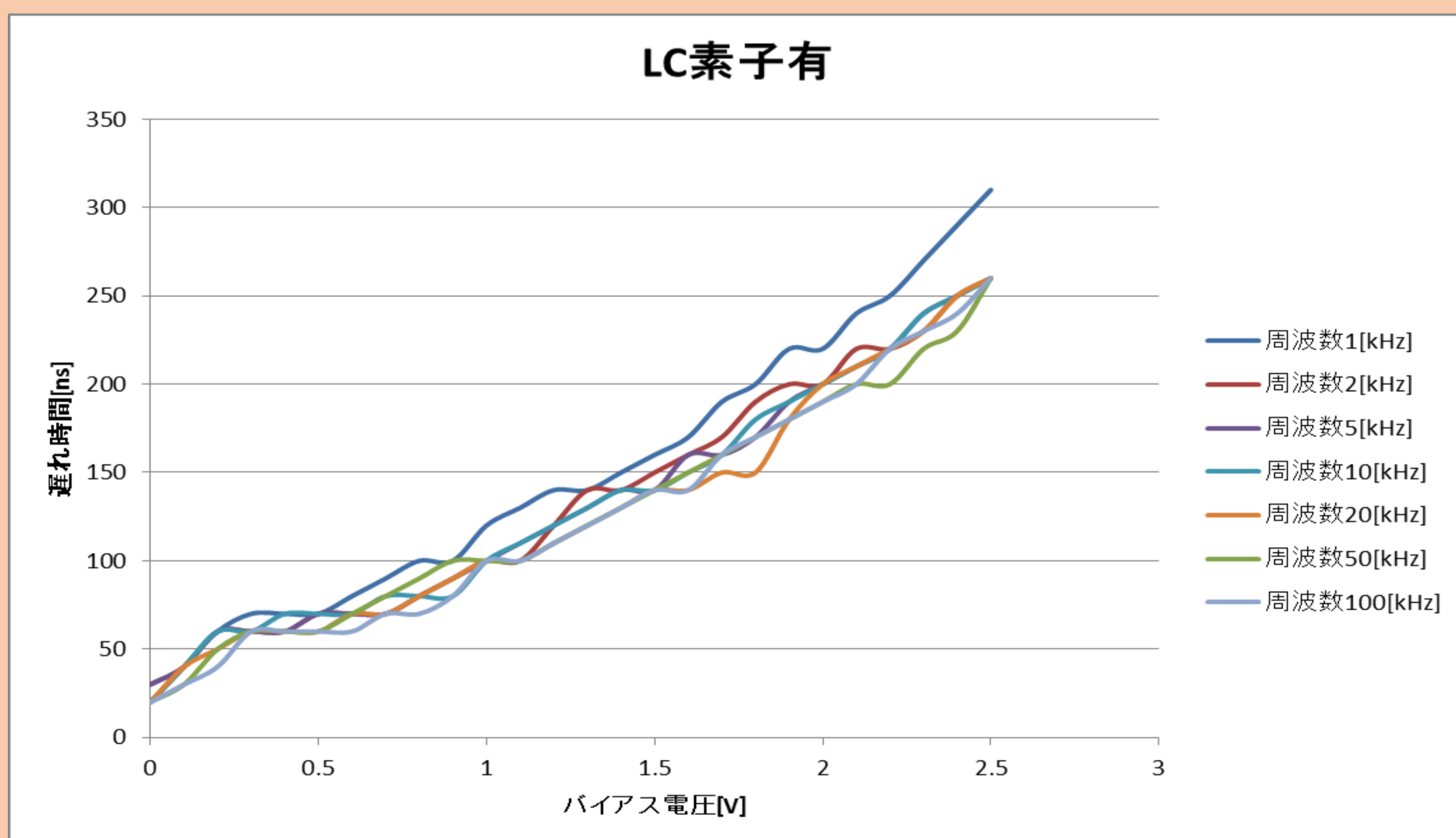
- ・ 2.5[V]付近で貫通電流が流れる
- ・ バイアス電圧を2[V]程度印加すると貫通電流がほぼ0になる

### 【貫通電流測定結果】

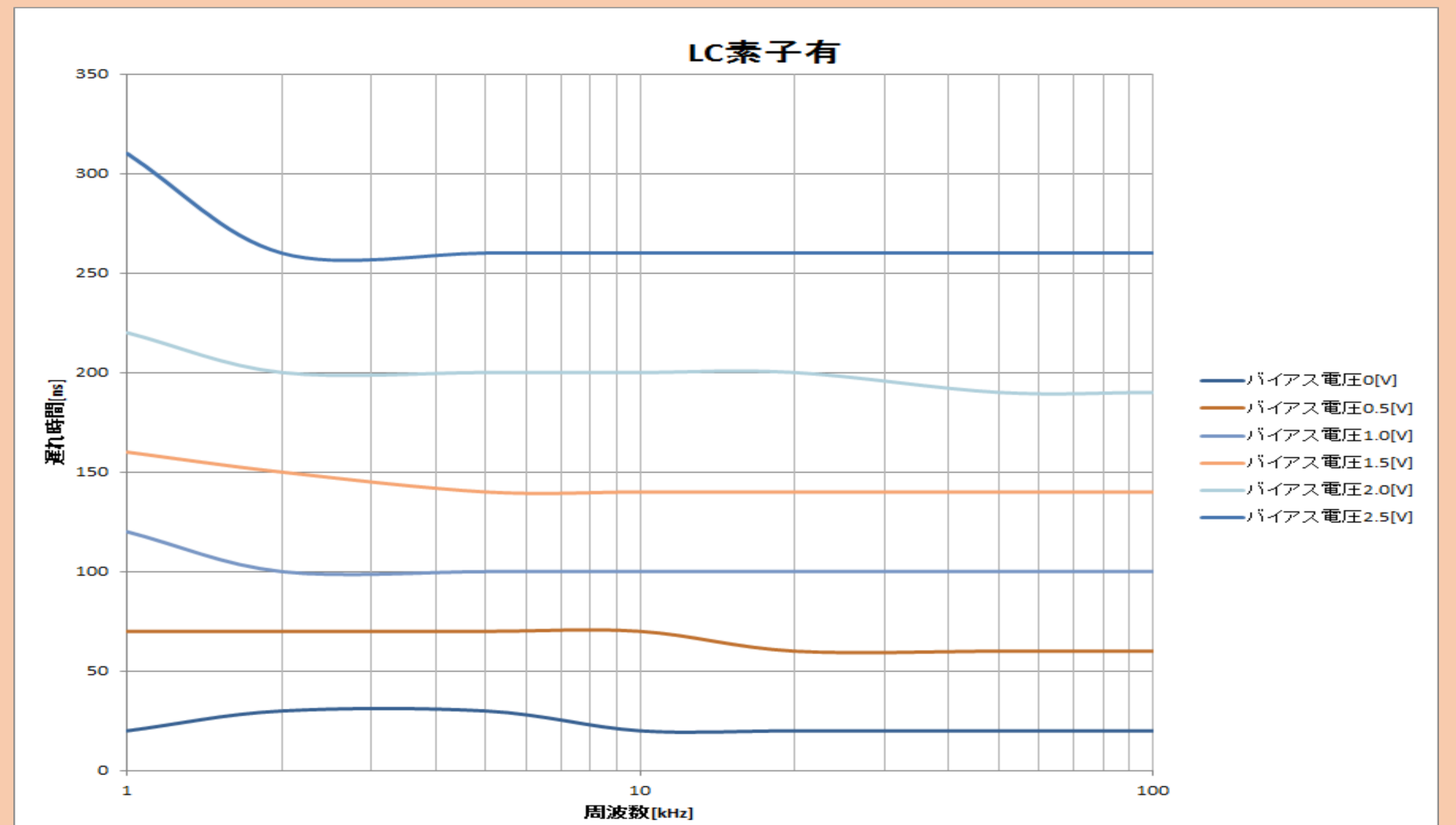


### 【遅れ時間測定 測定結果】

【横軸：バイアス電圧 縦軸：遅れ時間】



【横軸：周波数 縦軸：遅れ時間】



### 【今後の課題・方針】

- ・ 解析用のソフトウェアを用いて実験
- ・ 貫通電流や遅れ時間等が回路上の実験と同様の結果を示すか確認
- ・ シミュレーション環境の確立